

卒業論文要旨  
**FPGA を用いたパターンマッチングにおける処理方法の改善**

(知能情報システム学) 林 浩一

1. 緒言

パターンマッチングは画像や文字といったデータ中より特定のパターンを検出する手法のことであり、情報工学系の研究・実験でしばしば用いられ、当研究室における研究・実験でも使用されてきた。

従来、当研究室においてパターンマッチングを行う際は、ソフトウェアによって処理しており、データをコンピュータのメモリ上に展開し実行していた。本研究では先行研究[1]においてハードウェアに実装された画像データのパターンマッチングについて、アルゴリズムと転送方式を変更することにより処理速度の改善する方法を検討した

2. 開発環境

本研究では、先行研究と同様にハードウェアとして高速動作が可能でプログラマブルな素子である FPGA を選択した。また、FPGA 搭載ボードとして、ハードウェアとソフトウェアの統合環境 PROCWizard に対応している GiDEL 社の PROCSpark-II を選択した。

2. 1. PC 側(Host 側)プログラム開発環境

使用 PC : Dell Optiplex GX 260 , OS : Windows XP Professional SP1

CPU : Intel Pentium4 2.53GB , メモリ : SDRAM 1.5GB

使用プログラム言語 : Microsoft Visual C++ 6.0

2. 2. FPGA ボード側開発環境

使用ボード : PROCSparkII-35 , メモリ : DRAM 64MB

使用 PLD(Programmable Logic Device, プログラム可能論理デバイス) : CystoneII EP2C35

ロジック個数 : 1 個 , PCI バス : 64/32bit

PLD 開発環境 : QuartusII version 7.2

使用 HDL(Hardware Description Language, ハードウェア記述言語) : VHDL

2. 3. ソフトウェア・ハードウェア統合環境

環境 : GiDEL PROCWizard 8.1

PROCWizard では、FPGA ボード上で動作させる回路の構成を記述する。それと共に Host 側のプログラミングを支援するヘッダファイルと FPGA ボード側の HDL 記述を支援するソースファイルを自動生成することが出来るので、自動生成されたファイルを元に、Host 側、FPGA ボード側のプログラムを作成する。

3. 処理概要

本システムは Host 側と FPGA ボード側で構成される(図 1)。パターンマッチングの処理手順は以下のとおりである(図 2)。

1. Host 側と FPGA ボード側とのドライバを作成する
  2. マッチング対象画像とパターン画像をそれぞれ画像ファイルから配列データとして取り出す。
  3. マッチング対象画像とパターン画像を Host 側から FPGA ボード側に転送する
  4. FPGA ボード上でパターンマッチングを行う
  5. マッチング結果を FPGA ボード側から PC 側に転送する
  6. ドライバの削除を行い、プログラムを終了する
- ※ 複数回マッチング処理を行う際には処理部 2~5 を複数回繰り返す  
(ドライバの作成及び削除は一度で済む)

パターンマッチングの条件を以下に示す.

- ・ パターン画像のサイズ：2×2
  - ・ マッチング対象画像のサイズ：100×100
  - ・ 画素の濃度階調：8bit
  - ・ ドライバ作成 1 回に対するマッチングの回数：実験①-1 回，実験②-10 回，実験③-100 回
- 本研究では，各パターン画素の濃度差分和をもとにマッチングの判断を行った.

差分和  $S$  は対象となる画像上の点  $(m, n)$  の濃度値  $f(m, n)$  とテンプレート画像上の点  $(m, n)$  の濃度値  $t(m, n)$  を用い，以下の式で表す.

$$S = \sum_{n=0}^{N-1} \sum_{m=0}^{M-1} |f(m, n) - t(m, n)|$$

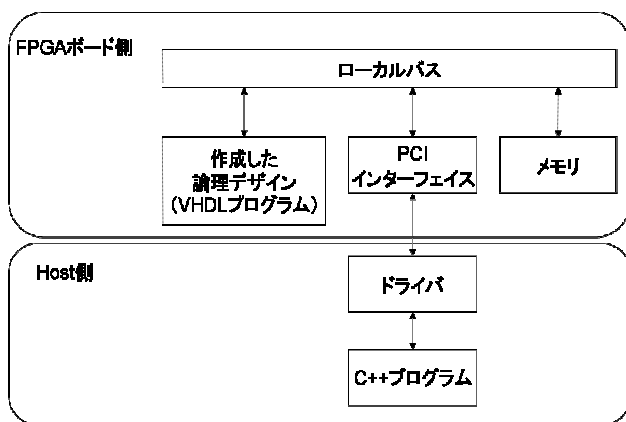


図 1：システムのブロック図

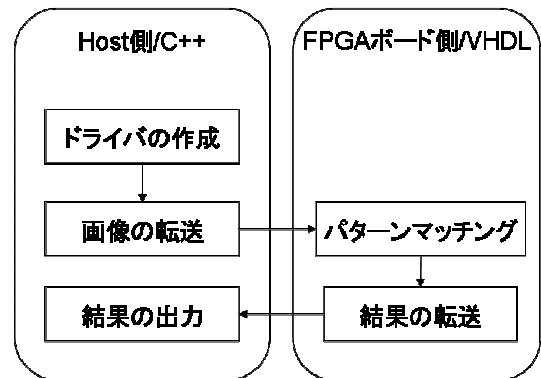


図 2：システムの動作

#### 4. 実験結果

実験手順に記した条件例に則して実験を 10 回行い処理時間を計測した(表 1). 表 1 の項目「マッチング 1 回あたりの処理時間」はドライバ作成時間も含めて計算している.

表 1：本実験(A)と先行研究(B)の処理時間の比較

実験	A-①	B-②	A-③	B-④	A-⑤	B-⑥
ドライバ作成時間(sec.)	0.6968	0.7758	0.5569	0.6203	0.4500	0.6254
マッチング処理時間(sec.)	0.0028	0.0330	0.0258	0.4766	0.4499	4.4547
マッチング 1 回あたりの 処理時間(sec.)	0.6996	0.8088	0.0582	0.1096	0.0089	0.0508

#### 5. 結言

先行研究に比べ FPGA によるパターンマッチングの処理速度を速めることができた. 今後はアルゴリズム及びデータフローの改善を行い, より汎用性のあるパターンマッチングが行えるように改良を行う.

#### 参考文献

- [1] 渡邊 陽祐, 「FPGA を用いたパターンマッチング」, 京都府立大学, 人間環境情報学部, 環境情報学科 卒業論文, (2008)
- [2] 土居 謙介, 「相関係数に基づくパターンマッチングの階層化による高速化」, 広島大学 工学部 第二類 情報工学課程 卒業論文, (2005)